

4/5/3 (Item 1 from file: 347)
DIALOG(R)File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

07575990 **Image available**
IMAGE PROCESSOR, IMAGE DISPLAY METHOD AND COMPUTER PROGRAM

PUB. NO.: 2003-069831 A]
PUBLISHED: March 07, 2003 (20030307)
INVENTOR(s): UMEDA YOSHINOBU
APPLICANT(s): CANON INC
APPL. NO.: 2001-252920 [JP 20011252920]
FILED: August 23, 2001 (20010823)
INTL CLASS: H04N-001/41; G06T-003/40; G09G-005/00; G09G-005/36;
H04N-001/387

ABSTRACT

PROBLEM TO BE SOLVED: To quickly show an image on a display in order to facilitate a selection operation of the image data of an original image desired by a user.

SOLUTION: In an image processor for dividing the image data into tiles composed of 1024 pixels in total obtained by multiplying horizontally scanned 32 pixels by vertically scanned 32 pixels and performing image processing in the unit of a tile, a thumbnail value is pregenerated in each related tile before displaying a reduced image. If the employed image data compressing method is a JPEG method, a direct current component value generated during compression is utilized to generate a thumbnail.

COPYRIGHT: (C)2003,JPO

4/5/1 (Item 1 from file: 351)
DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

015233803 **Image available**
WPI Acc No: 2003-294728/*200329*
XRPX Acc No: N03-234717

Image processor e.g. computer, produces central value corresponding to several pixels by performing predetermined image processing with respect to partial image data, and displays corresponding low resolution image

Patent Assignee: CANON KK (CANO)
Number of Countries: 001 Number of Patents: 001
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2003069831	A	20030307	JP 2001252920	A	20010823	200329 B

Priority Applications (No Type Date): JP 2001252920 A 20010823

Patent Details:
Patent No Kind Lan Pg Main IPC Filing Notes
JP 2003069831 A 19 H04N-001/41

Abstract (Basic): *JP 2003069831* A

NOVELTY - A processing unit produces the central value corresponding to several pixels by performing predetermined image processing with respect to image data showing the partial image of the former image. A display unit displays a low resolution image corresponding to the former image, based on the generated central values.

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following:

- (1) image display method; and
- (2) image processing program.

USE - E.g. computer.

ADVANTAGE - Image data is displayed rapidly according to the user's desire.

DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of the image processor. (Drawing includes non-English language text).
pp; 19 DwgNo 1/14

Title Terms: IMAGE; PROCESSOR; COMPUTER; PRODUCE; CENTRAL; VALUE;
CORRESPOND; PIXEL; PERFORMANCE; PREDETERMINED; IMAGE; PROCESS; RESPECT;
IMAGE; DATA; DISPLAY; CORRESPOND; LOW; RESOLUTION; IMAGE
Derwent Class: P85; S06; T01; T04; W02
International Patent Class (Main): H04N-001/41
International Patent Class (Additional): G06T-003/40; G09G-005/00;
G09G-005/36; H04N-001/387
File Segment: EPI; EngPI

4/5/2 (Item 1 from file: 345)
DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2003 EPO. All rts. reserv.

18816698
Basic Patent (No,Kind,Date): JP 2003069831 A2 20030307 <No. of Patents: 001>

PATENT FAMILY:
JAPAN (JP)

Patent (No,Kind,Date): JP 2003069831 A2 20030307
IMAGE PROCESSOR, IMAGE DISPLAY METHOD AND COMPUTER PROGRAM (English)
Patent Assignee: CANON KK
Author (Inventor): UMEDA YOSHINOBU
Priority (No,Kind,Date): JP 2001252920 A 20010823
Applic (No,Kind,Date): JP 2001252920 A 20010823
IPC: * H04N-001/41; G06T-003/40; G09G-005/00; G09G-005/36;
H04N-001/387
Derwent WPI Acc No: * G 03-294728; G 03-294728
Language of Document: Japanese

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開2003-69831

(P2003-69831A)

(43)公開日 平成15年3月7日(2003.3.7)

(51)Int.Cl. ⁷	識別記号	FI	テーマコード(参考)
H04N 1/41		H04N 1/41	B 5B057
G06T 3/40		G06T 3/40	A 5C076
G09G 5/00		H04N 1/387	101 5C078
		G09G 5/00	555A 5C082
			520G
H04N 1/387	101		

審査請求 未請求 請求項の数10 OL (全19頁)

(21)出願番号 特願2001-252920(P2001-252920)

(22)出願日 平成13年8月23日(2001.8.23)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 梅田 嘉伸

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74)代理人 100076428

弁理士 大塚 康徳 (外3名)

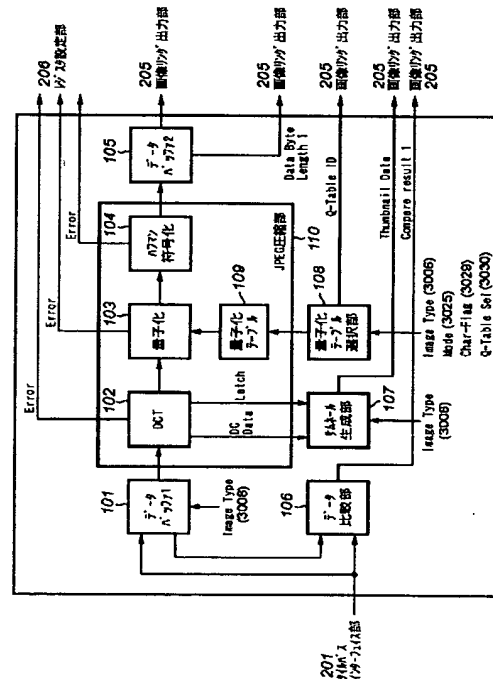
最終頁に続く

(54)【発明の名称】 画像処理装置、画像表示方法、並びにコンピュータ・プログラム

(57)【要約】

【課題】 ユーザ所望の元画像の画像データを選択操作を容易にすべく、ディスプレイに画像を迅速に表示する。

【解決手段】 画像データを、主走査32画素×副走査32画素の計1024画素からなるタイルに分割し、そのタイル単位で画像処理を行う画像処理装置において、縮小画像の表示に先立って、係るタイル毎にサムネール値が予め生成される。その際、画像データの圧縮方式がJPEG方式である場合には、圧縮の途中で生成される直流成分値を利用してサムネールが生成される。



【特許請求の範囲】

【請求項1】 所定サイズに分割された元画像の部分画像を表わす画像データに対して、その部分画像を構成する複数画素毎に所定の画像処理を施すことにより、該複数画素に対応する代表値を生成する画像処理手段と、前記画像処理手段によって前記複数画素単位で生成された代表値を、前記部分画像を1単位として記憶する記憶手段と、

前記記憶手段から前記元画像分だけ読み出したところの、前記部分画像単位の複数の代表値に基づいて、前記元画像に対応する画像を、ディスプレイに表示する画像表示手段と、を備えることを特徴とする画像処理装置。

【請求項2】 前記画像処理手段は、前記所定の画像処理として、所定の画像圧縮方式に基づいて画像圧縮を行なう画像圧縮手段であって、

前記画像表示手段によって表示される画像は、前記元画像よりも低解像度の画像であることを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記画像処理手段によって生成される前記代表値はサムネール値であって、

前記画像表示手段によって表示される前記低解像度の画像は、前記元画像に対応する縮小画像を含むサムネールであることを特徴とする請求項2記載の画像処理装置。

【請求項4】 前記所定の画像圧縮方式は、JPEG圧縮方式であることを特徴とする請求項2記載の画像処理装置。

【請求項5】 前記JPEG圧縮方式による画像圧縮によって生成される前記代表値は、離散コサイン変換によって生成されるDC成分値であることを特徴とする請求項4記載の画像処理装置。

【請求項6】 前記画像処理手段は、前記DC成分値を正規化することによって得られる値を、前記代表値として求めることを特徴とする請求項5記載の画像処理装置。

【請求項7】 前記所定サイズに分割された個々の部分画像は、前記JPEG圧縮方式による画像圧縮を行うために必要な画素数の整数倍のサイズであることを特徴とする請求項4乃至請求項6の何れかに記載の画像処理装置。

【請求項8】 所定サイズに分割された元画像の部分画像を表わす画像データに対して、その部分画像を構成する複数画素毎に所定の画像処理を施すことにより、該複数画素に対応する代表値を生成する画像処理工程と、前記画像処理工程にて前記複数画素単位で生成した代表値を、前記部分画像を1単位として記憶媒体に記憶する記憶工程と、

前記記憶媒体から前記元画像分だけ読み出したところの、前記部分画像単位の複数の代表値に基づいて、前記元画像に対応する画像を、ディスプレイに表示する画像表示工程と、を有することを特徴とする画像表示方法。

【請求項9】 請求項1乃至請求項7の何れかに記載の

画像処理装置として、コンピュータを動作させる指示をなすことを特徴とするコンピュータ・プログラム。

【請求項10】 請求項8記載の画像表示方法を、コンピュータによって実現可能な動作指示をなすことを特徴とするコンピュータ・プログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像データの圧縮・伸長を行なう画像処理の分野に関する。

【0002】

【従来の技術】従来より、画像データの圧縮・伸長を行なう画像処理の分野においては、画像データに基づく再生画像の印刷に先立って、或いは、画像データを通信ネットワーク（以下、単に「ネットワーク」と称する）を介して外部装置に転送するのに先立って、その画像データに基づいてディスプレイに表示された縮小画像によって構成されるアイコンにより、処理対象の画像データをユーザが認識可能な機能を備える画像処理装置（例えばコンピュータ）が提案されている。

【0003】このような画像処理装置において縮小画像を表示する場合、従来は、係る画像処理装置による縮小表示が必要となった際に、画像読み取り装置で対象画像を読み込むことにより、取得した画像データから表示用の縮小画像を作成したり、或いは、画像処理装置に格納されている画像データに対して所定の縮小処理を行なうことによって縮小画像を生成することが多い。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来の技術においては、コンピュータ等の画像処理装置において縮小画像を表示するために画像読み取り装置によってその縮小画像の元画像（対象画像）の画像データを読み込む必要がある。また、画像処理装置に格納された画像データから縮小画像を生成・表示する場合には、当該画像処理装置の内部で所定の画像処理を行う必要がある。特に、元画像の画像データが圧縮された状態で格納されている場合には、その圧縮された画像データを一度解凍（伸長）してから縮小画像を生成する必要がある。

【0005】従って、ユーザは、縮小画像によって画像データの内容を判断しようとしている場合に、縮小画像が表示されるまでに要する時間に対して、煩わしさを感じる人が多い。

【0006】そこで本発明は、ユーザ所望の元画像の画像データの選択操作を容易にすべく、ディスプレイに画像を迅速に表示する画像処理装置、画像表示方法、並びにコンピュータ・プログラムの提供を目的とする。

【0007】

【課題を解決するための手段】上記の目的を達成するため、本発明に係る画像処理装置は、以下の構成を特徴とする。

【0008】即ち、所定サイズに分割された元画像の部

分画像(例えば32画素×32画素からなる1枚のタイル画像:図3参照)を表わす画像データに対して、その部分画像を構成する複数画素(例えば8画素×8画素)毎に所定の画像処理を施すことにより、該複数画素に対応する代表値を生成する画像処理手段と、前記画像処理手段によって前記複数画素単位で生成された代表値を、前記部分画像を1単位として記憶する記憶手段と、前記記憶手段から前記元画像分だけ読み出したところの、前記部分画像単位の複数の代表値に基づいて、前記元画像に対応する画像を、ディスプレイに表示する画像表示手段とを備えることを特徴とする。

【0009】好適な実施形態において、前記画像処理手段は、前記所定の画像処理(例えばJPEG圧縮方式の画像圧縮処理)として、所定の画像圧縮方式に基づいて画像圧縮を行なう画像圧縮手段であって、前記画像表示手段によって表示される画像は、前記元画像よりも低解像度の画像であることを特徴とする。この場合、好ましくは、前記画像処理手段によって生成される前記代表値はサムネール値であって、前記画像表示手段によって表示される前記低解像度の画像は、前記元画像に対応する縮小画像を含むサムネールであるとい。

【0010】また、好ましくは、上記の場合において、前記JPEG圧縮方式による画像圧縮によって生成される前記代表値には、離散コサイン変換によって生成されるDC成分値を正規化することによって得られた値を採用すると良い。

【0011】また、例えばJPEG圧縮方式による画像圧縮を行う場合において、前記所定サイズに分割された個々の部分画像は、前記JPEG圧縮方式による画像圧縮を行うために必要な画素数の整数倍のサイズにすると良い。

【0012】尚、同目的は、上記の各構成を備える画像処理装置に対応する画像表示方法によっても達成される。

【0013】また、同目的は、上記の各構成を備える画像処理装置を、コンピュータによって実現するプログラムコード、及びそのプログラムコードが格納されている、コンピュータ読み取り可能な記憶媒体によっても達成される。

【0014】更に、同目的は、上記の各構成を備える画像処理装置に対応する画像表示方法の動作指示をなすプログラムコード、及びそのプログラムコードが格納されている、コンピュータ読み取り可能な記憶媒体によっても達成される。

【0015】

【発明の実施の形態】以下、本発明に係る画像処理装置の一実施形態を、図面を参照して詳細に説明する。

【0016】<システム構成>はじめに、本実施形態の特徴となる画像処理装置(図10)を含むネットワークシステムの全体構成について説明する。

【0017】図9は、本実施形態における画像処理装置

を含むネットワークシステムの全体構成を例示する図である。

【0018】同図において、1001、1020は、本実施形態に係る画像処理装置(図10)であり、スキャナとプリンタとによって構成されており、当該スキャナから読み込まれた元画像の画像データをローカルエリアネットワーク(1010)(以下LAN)を介して外部装置に転送したり、LAN(1010)から受信した画像データに基づく再生画像を、プリンタによって印刷することができる。また、画像処理装置1001、1020は、スキャナから取得した画像データを、不図示のファクシミリ送信機能により、PSTNまたはISDN(1030)に送信したり、PSTNまたはISDNから受信した画像データに基づく再生画像を、プリンタによって印刷することができる。

【0019】1002は、データベースサーバであり、画像処理装置(1001)により読み込んだ2値画像及び多値画像をデータベースとして管理する。1003は、データベースサーバ(1002)のデータベースクライアントであり、オペレータは、データベース(1002)に保存されている画像データの閲覧/検索等が可能である。

【0020】1004は、電子メールサーバであり、画像処理装置(1001)においてスキャナを利用して取得した画像データを、電子メールの添付ファイルとして受け取ることができる。1005は、電子メールのクライアントであり、電子メールサーバ(1004)の受け取ったメールを受信し閲覧したり、電子メールの送信等が可能である。

【0021】1006は、HTML文書をLAN(1010)に提供するWWWサーバで、画像処理装置(1001)によりWWWサーバで提供されるHTML文書のデータを、記録紙等にプリントアウトできる。

【0022】1007は、ルータであり、LAN(1010)をインターネット/イントラネット(1012)と連結する。インターネット/イントラネットに、前述したデータベースサーバ(1002)、WWWサーバ(1006)、電子メールサーバ(1004)、画像処理装置(1001)と同様の装置が、それぞれ1020、1021、1022、1023として連結している。一方、画像処理装置(1001)は、PSTNまたはISDN(1030)を介して、FAX装置(1031)と送受信可能になっている。

【0023】また、LAN(1010)上には、プリンタ(1040)が接続されており、画像処理装置(1001)のスキャナを利用して取得した画像データを、記録紙にプリントアウト可能に構成されている。

【0024】<画像処理装置1001、1020>図10は、本実施形態における画像処理装置の全体構成を示すブロック図である。

【0025】同図において、Controller Unit(2000)は、画像入力デバイスであるScanner(2070)や画像出力デバイスであるPrinter(2095)と接続され、一方ではLAN(2011)や公衆回線(WAN)(2051)等の通信ネットワークに接続されることにより、画像情報やデバイス情報の入出

力、PDL (ページ記述言語) データのイメージ展開を行うコントローラである。

【0026】尚、Scanner (2070) 及びPrinter (2095) の構成については、現在では一般的なものを採用するものとし、本実施形態における詳細な説明は省略する。

【0027】CPU (2001) は、本実施形態における画像処理装置のシステム全体を制御するプロセッサである。本実施形態において、画像処理装置1001、1020には、2つのCPUが用いられており、これら2つのCPUは、共通のCPUバス(2126)に接続され、更に、システムバスブリッジ(2007)に接続される。

【0028】システムバスブリッジ(2007)は、バススイッチであり、CPUバス(2126)、RAMコントローラ(2124)、ROMコントローラ(2125)、IOバス1(2127)、サブバススイッチ(2128)、IOバス2(2129)、画像リングインターフェース1(2147)、並びに画像リングインターフェース2(2148)が接続される。

【0029】サブバススイッチ(2128)は、第2のバススイッチであり、画像DMA 1 (2130)、画像DMA 2 (2132)、フォント伸張部(3134)、ソート回路(2135)、並びにビットマップトレース部(2136)が接続され、これらのDMAから出力されるメモリアクセス要求を調停しながら、システムバスブリッジへの接続を行う。

【0030】RAM (2002) は、RAMコントローラ(2124)によって制御されるところの、CPU (2001) が動作するためのシステムワークメモリであり、画像データを一時記憶するための画像メモリでもある。本実施形態において、RAM (2002) には、一例としてダイレクトRDRAMが採用されている。

【0031】ROM (2003) は、ROMコントローラ(2125)により制御されるところの、ブートROMであり、システムのブートプログラムが格納されている。

【0032】画像DMA 1 (2130) は、画像圧縮部(2131)に接続されており、レジスタアクセスリング(2137)を介して設定された情報に基づいて画像圧縮部(2131)を制御することにより、RAM (2002) 上に一時記憶されている非圧縮データの読み出し処理、読み出した非圧縮データの圧縮処理、圧縮後データの書き戻し(格納)処理を行う。本実施形態では、画像圧縮のアルゴリズムの一例として、JPEG (Joint Photographic Experts Group) を採用する。

【0033】画像DMA 2 (2132) は、画像伸張部(2133)に接続されており、レジスタアクセスリング(2137)を介して設定された情報に基づいて画像伸張部(2133)を制御することにより、RAM (2002) 上に一時記憶されている圧縮データの読み出し、伸張、伸張後データの書き戻しを行う。本実施形態では、画像伸張のアルゴリズムの一例として、JPEGを採用する。

【0034】フォント伸張部(2134)は、LANインターフェース(2010)等のネットワークを介して外部より転送さ

れるPDLデータに含まれるフォントコードに基づいて、ROM (2003) もしくは、RAM (2002) 内に格納されたところの、圧縮フォントデータの伸張を行う。本実施形態では、FBEアルゴリズムを採用した例を示す。

【0035】ソート回路(2135)は、PDLデータを展開する段階で生成されるディスプレイリストのオブジェクトの順番を並び替える回路である。

【0036】ビットマップトレース回路(2136)は、ビットマップデータの中からエッジ情報を抽出する回路である。

【0037】IOバス1 (2127) は、内部IOバス的一种であり、標準バスであるUSBバスのコントローラ、USBインターフェース(2138)、汎用シリアルポート(2139)、インフラポートコントローラ(2140)、並びにGPIOインターフェース(2141)が接続される。IOバス2には、バスアービタ(不図示)が含まれる。

【0038】操作部I/F (2006) は、操作部(UI) (2012) のインターフェースであり、操作部(2012)に表示すべき画像データを操作部(2012)に対して出力する。また、操作部(2012)から本システム使用者が入力した情報を、CPU (2001) に伝える機能を有する。

【0039】IOバス2 (2129) は、内部IOバス的一种であり、汎用バスインターフェース1及び2 (2142) と、LANコントローラ(2010)が接続される。本実施形態において、IOバス2には、バスアービタ(図示せず)が含まれる。

【0040】汎用バスインターフェース(2142)は、2つの同一のバスインターフェースによって構成されており、標準IOバスをサポートするバスブリッジである。本実施形態では、PCIバス(2143)を採用した例を示す。

【0041】HDD (2004) は、システムソフトウェア、画像データ等を格納するハードディスクドライブであり、ディスクコントローラ(2144)を介して、一方のPCIバス(2143)に接続される。

【0042】LANコントローラ(2010)は、MAC回路(2145)、PHY/PMD回路(2146)を介してLAN (2011) に接続することにより、情報の入出力を行う。Modem (2050) は、公衆回線(2051)に接続することにより、情報の入出力を行う。

【0043】本実施形態において、画像リングインターフェース1 (2147) 及び画像リングインターフェース2 (2148) は、システムバスブリッジ(2007)と、画像データを高速で転送する画像リング(2008)とを接続することにより、タイル化後に圧縮されたデータを、RAM (2002) とタイル画像処理部(2149)との間で転送するDMAコントローラである。

【0044】画像リング(2008)は、一対の単方向接続経路の組み合わせにより構成される(画像リング1及び画像リング2)。画像リング(2008)は、タイル画像処理部(2149)内で、画像リングインターフェース3 (2101) 及び

タイル画像インターフェース4 (2102)を介して、タイル伸張部(2103)、コマンド処理部(2104)、ステータス処理部(2105)、タイル圧縮部(2106)に接続される。本実施形態では、タイル伸張部(2103)が2組、タイル圧縮部が3組実装される例を示す。

【0045】タイル伸張部(2103)は、画像リングインターフェース3及び4への接続に加え、タイルバス(2107)に接続され、画像リングより入力された圧縮後の画像データを伸張し、伸張した画像データをタイルバス(2107)へ転送するバスブリッジである。本実施形態では、JPEG及びバックビッツ方式による伸張アルゴリズムを採用した例を示す。

【0046】タイル圧縮部(2106)は、画像リングインターフェース3及び4への接続に加え、タイルバス(2107)に接続され、このタイルバスより入力された圧縮前の画像データを圧縮し、圧縮した画像データを画像リング(2008)へ転送するバスブリッジである。本実施形態では、タイル伸張部と同じ様にJPEG及びバックビッツ方式による圧縮アルゴリズムを採用した例を示す。

【0047】コマンド処理部(2104)は、画像リングインターフェース3及び4への接続に加え、レジスタ設定バス(2109)に接続され、画像リング2008を介して入力されるところの、CPU(2001)より発行されたレジスタ設定要求を、レジスタ設定バス(2109)に接続される該当ブロックへ書き込む。また、CPU(2001)より発行されたレジスタ読み出し要求に基づいて、レジスタ設定バスを介して、該当レジスタより情報を読み出し、読み出した情報を画像リングインターフェース4(2102)に転送する。

【0048】ステータス処理部(2105)は、画像処理部(2149)内部の情報を監視し、必要に応じて、CPU(2001)に対してインタラプトを発行するためのインタラプトパケットを生成する。生成されたインタラプトパケットは、画像リングインターフェース4に出力される。

【0049】タイルバス(2107)には、上述したブロックに加え、レンダリング部インターフェース(2110)、画像入力インターフェース(2112)、画像出力インターフェース(2113)、多値化部(2119)、2値化部(2118)、色空間変換部(2117)、画像回転部(2030)、並びに解像度変換部(2116)の各機能ブロックが接続されている。

【0050】レンダリング部インターフェース(2110)は、後述するレンダリング部(2060)により生成されたビットマップイメージを入力するインターフェースである。レンダリング部(2060)とレンダリング部インターフェース(2110)は、一般的なビデオ信号(2111)によって接続される。

【0051】レンダリング部インターフェース(2110)は、タイルバス(2107)に加え、メモリバス(2108)、レジスタ設定バス(2109)への接続機能を有する。レンダリング部インターフェース(2110)は、入力されたラスタ画像を、レジスタ設定バス(2109)を介して設定された所定の

方法に従って、タイル画像への構造変換を行なうと同時にクロックの同期化を行い、同期化されたタイル画像を、タイルバス(2107)に対し出力を行う。

【0052】画像入力インターフェース(2112)は、レジスタ設定バス(2109)を介して設定された所定の方法に従って、後述するスキャナ用画像処理部(2114)によって補正画像処理されたラスタイメージデータを、タイル画像に構造変換すると共にクロックの同期化を行い、同期化したタイル画像を、タイルバス(2107)に対して出力する。

【0053】画像出力インターフェース(2113)は、タイルバス(2107)から入力されたタイル画像データを、ラスタ画像に構造変換すると共にクロックレートの変更を行い、変更後のラスタ画像を、プリンタ用画像処理部(2115)に出力する。

【0054】画像回転部(2030)は、画像データの回転を行う。また、解像度変換部(2116)は画像の解像度の変更を行う。

【0055】色空間変換部(2117)は、カラー及びグレースケール画像の色空間の変換を行う。2値化部(2118)は、多値(カラー、グレースケール)画像を2値化する。また、多値化部(2119)は、2値画像を多値データへ変換する。

【0056】外部バスインターフェース部(2120)は、画像リングインターフェース1乃至4、コマンド処理部(2104)、並びにレジスタ設定バス(2109)を介して、CPU(2001)により発行された書き込み、読み出し要求を、外部バス3(2121)に変換出力するバスブリッジである。本実施形態において、外部バス3(2121)は、プリンタ用画像処理部(2115)と、スキャナ用画像処理部(2114)とに接続されている。

【0057】メモリ制御部(2122)は、メモリバス(2108)に接続されており、プリンタ用画像処理部(2115)及びスキャナ用画像処理部(2114)の要求に従って、あらかじめ設定されたアドレス分割により、画像メモリ1及び画像メモリ2(2123)に対して、画像データの書き込み、読み出し、必要に応じてリフレッシュ等の動作を行う。本実施形態では、画像メモリ(2123)にSDRAMを用いた例を示す。

【0058】スキャナ用画像処理部(2114)では、画像入力デバイスであるスキャナ(2070)による元画像のスキャンによって生成された画像データを補正画像処理する。プリンタ用画像処理部(2115)では、プリンタ出力のための補正画像処理を行い、その処理結果をPrinter(2095)へ出力する。

【0059】そして、レンダリング部(2060)は、PDLコード、或いは中間ディスプレイリストを、ビットマップイメージに展開する。

【0060】次に、上述した画像処理装置の内部で扱われる画像データの構成について、図11乃至図14を参

照して説明する。

【0061】<タイル画像(パケット)フォーマット>
本実施形態において、図10を参照して上述したSystem ControllerUnit(2000)内では、画像データ、CPU(2001)によるコマンド、並びに各ブロックより発行される割り込み情報が、パケット化された形式で転送される。より具体的には、図11に示すデータパケット、図12に示すコマンドパケット、図13に示すインタラプトパケットの3種の異なる種類のパケットがSystem ControllerUnit(2000)の内部において使用される。

【0062】<データパケット(図11)>図11は、イメージパケットのデータフォーマットを示す図である。本実施形態において、画像データは、32pixel x 32pixelのTile単位の画像データ(3002)に分割された状態で取り扱われる。そして、本実施形態では、このTile単位の画像データ(3002)に、必要なヘッダ情報(3001)及び画像付加情報等(3003)が付加されることにより、データパケットとして扱われる。以下、ヘッダ情報(3001)に含まれる情報について説明を行なう。

【0063】パケットは、ヘッダ情報(3001)内のPcktType(3004)内のPacketTypeID(3023)の値によってデータパケット、コマンドパケット及びインタラプトパケットに区別される。本実施形態では、PacketTypeID3ビットに対して、
001b または 101b：データパケット、
010b：コマンドパケット、
100b：インタラプトパケット、
が割り付けられている。

【0064】また、PcktType(3004)には、RepeatFlag(3022)が含まれており、データパケットの画像データ及び画像付加情報(3003)、並びにヘッダ情報(3001)内の所定の情報が1つ前に送信したデータパケットと同一の場合、RepeatFlag(3022)には1がセットされる。この場合、パケットの転送は、ヘッダ情報(3001)のみ行われる。

【0065】ChipID(3005)は、パケットを送信するターゲットとなるチップのIDを示す。ImageType(3006)は、画像データのタイプを示す。本実施形態では、ImageType8ビットのうち上位2ビットを用いて画像データのタイプを以下のように規定する。

【0066】即ち、当該上位2ビットが、

・00b の場合：1画素の画像データを1ビットで表す。

【0067】・01b の場合：1画素の画像データを8ビット1成分で表す。

【0068】・10b の場合：1画素の画像データを8ビット3成分、計24ビットで表す。

【0069】・11b の場合：1画素の画像データを8ビット4成分、計32ビットで表す。

【0070】PageID(3007)は、データパケットが含まれるページを示しており、JobID(3008)はソフトウェアで

管理するためのJob IDを格納する。データパケットのページ上の並び順は、Y方向のTile座標(3009)とX方向のTile座標(3010)の組み合わせで、YnXnで表される。

【0071】データパケットでは、パケットが持つ画像データ及び画像付加情報(例えば量子化の数表や画像サイズ等の様々な種類の情報)が、圧縮されている場合と非圧縮の場合とが存在する。本実施形態では、圧縮アルゴリズムとして、画像データが多値カラー(多値グレースケールを含む)の場合はJPEGを、2値の場合及び画像付加情報はバックビットを採用した例を示す。

【0072】また、上記方式により画像データ及び画像付加情報が圧縮されている場合と、非圧縮の場合との区別は、それぞれCompressFlag(3017)内のImageData(3026)及びZdata(3027)が1の場合は圧縮データ、0の場合は非圧縮データであることを表す。

【0073】また、CompressFlag(3017)内にはJPEGにより圧縮処理を行う際に使用した量子化テーブルの種類を格納するQ-TableID(3028)が用意されており、量子化テーブルが複数ある場合、データの圧縮及び伸長時は、この値を参照して使用するべき量子化テーブルの切替を行う。

【0074】Process Instruction(3011)は、左詰で8bit毎に処理順に設定し、各処理Unitは処理後Process Instructionを左方向に8bitシフトする。Process Instruction(3011)は、UnitID(3024)とMode(3025)との組が8組格納されている。UnitID(3024)は、画像処理部(2149)の各処理Unitを指定し、Mode(3025)は、各処理Unitでの動作Modeを指定する。これにより、1つのパケットは8つのUnitまで連続して処理することができる。

【0075】PacketByteLength(3012)はパケットのトータルバイト数を示す。ImageDataByteLength(3015)は、画像データのバイト数を表し、ZDataByteLength(3016)は、画像付加情報のバイト数を表し、ImageDataOffset(3013)、ZDataOffset(3014)はそれぞれのデータに対するパケットの先頭からのOffsetの値を表している。

【0076】SourceID(3018)は画像データ及び画像付加情報が生成されたソースを示す。Ztype(3020)は、画像付加情報における有効bit幅を示し、Ztype(3020)で示したbit以外の画像付加情報は無効情報とする。尚、Ztype(3020)が0である場合は入力された画像付加情報全てが無効であることを表す。

【0077】ThumbnailData(3021)はデータパケットの画像データを代表する代表値(以下、サムネール値と呼ぶ)を格納する。本実施形態ではthumbnailData(3021)に最大4つのサムネール値を格納することができる構成となっている。

【0078】Misc(3019)は、上記の各情報以外に必要な情報を格納する。本実施形態では、Char-flag(3029)及びQ-TableSel(3030)が用意されている。Char-flag(3029)には、データパケットが属する領域信号が格納さ

れる。Q-TableSel (3030)には、JPEG方式による圧縮及び伸長時に使用する量子化テーブルを変更するための情報が格納される。

【0079】<Packet Table (図14)>図14は、パケットテーブルのデータ構造を示す図であり、データパケットがRAM(2002)に格納されている状態を示している。各データパケットは、Packet Table(6001)によって管理される。

【0080】Packet Table(6001)の構成要素は、次の通りで、それぞれTableの値に5bitだけ0を付加すると、パケットの先頭アドレス(6002)、パケットのByte Length(6005)となる。即ち、Packet Address Pointer (27bit) + 5b00000 = Packet先頭Address, Packet Length (11 bit) + 5b00000 = PacketのByte Length, 尚、Packet Table(6001)とChain Table(6010)は分割されないものとする。

【0081】Packet Table(6001)は、常に走査方向に並んでおり、Yn/Xn=000/000, 000/001, 000/002, ... という順で並んでいる。このPacket Table(6001)のEntryは、一意にひとつのTileを示す。また、Yn/Xmaxの次のEntryは、Yn+1/X0となる。

【0082】ヘッダ情報(3001)内のRepeatFlag(3002)がセットされているパケットが入力される場合は、そのパケットはMemory上には書かず、Packet TableのEntryに1つめのEntryと同じPacket Address Pointer、Packet Lengthが格納される。1つのPacket Dataを2つのTable Entryが指し示すことになり、この場合、2つめのTable EntryのRepeat Flag(6003)がSetされる。

【0083】PacketがChain DMAにより複数に分断された場合は、Divide Flag(6004)をSetし、そのPacketの先頭部分が入っているChain BlockのChain Table番号(6006)がSetされる。

【0084】Chain Table(6010)のEntryは、Chain Block Address(6011)とChain Block Length(6012)からなっており、Tableの最後のEntryにはAddress、Length共に0を格納しておく。

【0085】<Command Packet Format(図12)>図12は、コマンドパケットのデータフォーマットを示す図であり、本実施形態において、Packet Formatは、レジスタ設定バス(2109)へのアクセスを行うために利用される。本パケットを用いることにより、COU(2001)より画像メモリ(2123)へのアクセスも可能である。

【0086】ChipID(4004)には、コマンドパケットの送信先となる画像処理部(2149)を表すIDが格納される。PageID(4007)、JobID(4008)は、ソフトウェアで管理するためのPage IDとJob IDを格納する。ここで、Packet ID(4009)は1次元で表され、Data PacketのX-coordinate (X座標)のみを使用する。

【0087】本実施形態において、パケットバイトレングス(4010)は、128Byteで固定である。パケットデータ

部(4002)には、アドレス(4011)とデータ(4012)の組を1つのコマンドとして、最大12個のコマンドを格納することが可能である。ライトかリードかのコマンドのタイプは、CmdType(4005)で示され、コマンドの数はCmdnum(4006)で示される。

【0088】<Interrupt Packet Format(図13)>図13は、インタラプトパケットのデータフォーマットを示す図であり、本実施形態において、PacketFormatは、画像処理部(2149)からCPU(2001)への割り込みを通知するために使用される。ステータス処理部(2105)は、Interrupt Packetを送信すると、次に送信の許可がされるまではInterrupt Packetを送信してはならない。

【0089】パケットバイトレングス(5006)は128Byteで固定である。パケットデータ部(5002)には、画像処理部(2149)の各内部モジュールのステータス情報(5007)が格納されている。ステータス処理部(2105)は、画像処理部(2149)内の各モジュールのステータス情報を集め、一括してシステム制御部(2150)に送ることができる。

【0090】ChipID(5004)には、Interrupt Packetの送信先となるシステム制御部(2150)を表すIDが格納され、IntChipID(5005)には、Interrupt Packetの送信元となる画像処理部(2149)を表すIDが格納される。

【0091】<タイル圧縮部(2106)>次に、図10に示したタイル圧縮部1乃至3(2106)の詳細について説明する。

【0092】図2は、本実施形態におけるタイル圧縮部(2106)の内部構成を示すブロック図である。

【0093】同図において、201はタイルバスインターフェイス部であり、タイルバス2107とハンドシェイクを行なうことにより、タイルバス2107から入力されるヘッダ情報、画像データ及び画像付加情報を取得し、その取得した情報を、タイルバスインターフェイス部201の後段に接続された各処理ブロックに出力する。

【0094】また、タイルバスインターフェイス部201は、タイルバス2107から送られてくるヘッダ情報の解析を行い、解析の結果、ヘッダ情報に矛盾がある場合は、後述のレジスタ設定部206に矛盾内容に相当する割り込み信号を出力した後、リセット信号(不図示)が入力されるまで動作を停止する。

【0095】一方、タイルバスインターフェイス部201は、ヘッダ情報に矛盾がない場合、後段に接続されたヘッダ情報保持部202に対してヘッダ情報を出力した後、タイルバス2107から画像データと画像付加情報とを取得して、ヘッダ情報のImageType(3006)に従って第1圧縮処理部203(本実施形態ではJPEG方式による圧縮処理を行う)及び第2圧縮処理部204(本実施形態ではバックビッツ方式による圧縮処理を行う)それぞれに画像データまたは画像付加情報を出力する。

【0096】具体的には、ヘッダ情報におけるImageTyp

eの上位2ビットが1ビットの画像データを表す00bの場合には、バックビット方式による圧縮処理を行うべく、第1圧縮処理部203は使用せずに画像データを第2圧縮処理部204へ出力する。

【0097】また、ImageTypeの上位2ビットが00b以外の場合、タイルバスインターフェイス部201は、JPEG方式による圧縮処理を行うべく、画像データを第1圧縮処理部203に出力する一方で、画像付加情報を第2圧縮処理部204へ出力する。但し、Ztype(3020)が0の場合には、入力された画像付加情報は無効であるため、この場合、第2圧縮処理部204による圧縮処理は行われない。

【0098】202はヘッダ情報保持部であり、第1圧縮処理部203及び第2圧縮処理部204において画像データ及び画像付加情報の圧縮処理を行っている間、ヘッダ情報を保持するためのブロックである。また、ヘッダ情報保持部202は、格納されたヘッダ情報の中から選択した圧縮処理に必要な情報を、第1圧縮処理部203及び第2圧縮処理部204に対して出力する。

【0099】第1圧縮処理部203は、本実施形態においてJPEG圧縮を行うJPEG圧縮処理部であり、画像データが複数bit構成であった場合に、JPEGの圧縮アルゴリズムに従って、画像データの圧縮処理を行う。尚、第1圧縮処理部203の詳細については、図1を参照して改めて後述する。

【0100】また、第1圧縮処理部203は、入力された画像データを1タイル分格納するためのバッファ（不図示）を備えており、次のパケットの画像データが入力されるまで、直前に処理したパケットの画像データを保持しておくことにより、タイルバスインターフェイス部201から新たに入力された画像データと、当該不図示のバッファ内に既に格納されている画像データとの比較を行う。比較結果は、後述の画像リング出力部205に送られ、RepeatFlag(3022)を生成する際に参照される。

【0101】尚、第1圧縮処理部203において圧縮処理を行っている際に、第1圧縮処理部203が動作の異常を検知した場合、第1圧縮部203は、異常動作の内容に相当する割り込み信号をレジスタ設定部206に対して出力した後、リセット信号（不図示）が入力されるまで動作を停止する。

【0102】第2圧縮処理部204は、本実施形態では情報ロスのない圧縮方式、具体的にはバックビット方式による圧縮処理を行なう。第2圧縮処理部204は、タイル圧縮部(2106)に入力された画像データのバケットが1bit構成の2値画像データであった場合に、その画像データにバックビット方式による圧縮処理を施す。

【0103】また、第2圧縮処理部204は、入力されたデータに画像付加情報が存在する（Ztype(3020)が0でない）場合に、その画像付加情報に対して、バックビット方式による圧縮処理を施す。

【0104】また、第2圧縮処理部204は、上述した第1圧縮処理部203と同様に、入力された画像付加情報を1パケット分格納するためのバッファ（不図示）を備えており、直前に入力された1bit画像データまたは画像付加情報を保持しておくことにより、タイルバスインターフェイス部201から新たに入力された画像または画像付加情報と、バッファ内に既に格納されているデータの比較を行う。比較結果は、後述の画像リング出力部205に送られ、RepeatFlag(3022)を生成する際に参照される。尚、第2圧縮処理部204の詳細については、図7を参照して改めて後述する。

【0105】尚、第2圧縮部204において圧縮処理を行っている際に、第2圧縮部204が動作の異常を検知した場合、第2圧縮部204は、異常動作の内容に相当する割り込み信号をレジスタ設定部206に対して出力した後、リセット信号（不図示）が入力されるまで動作を停止する。

【0106】画像リング出力部205は、ヘッダ情報保持部202、第1圧縮処理部203及び第2圧縮処理部204から処理情報画像データ、並びに画像付加情報を取得し、ヘッダ情報に対して所定の値を設定してから図11に示すデータパケットを生成する。そして、画像リング出力部205にて生成されたデータパケットは、画像リングインターフェイス2102に対して出力される。

【0107】206は、タイル圧縮部(2106)内部の処理に関して設定を行うためのレジスタ設定部であり、タイル圧縮部(2106)に所定の圧縮処理を行わせるためには、レジスタ設定部206に所定の値を設定する必要がある。これらの設定は、コマンドバケットを用いてシステム制御部2150から画像処理部2149のコマンド処理部2104に送られ、コマンド処理部2104からレジスタ設定バス2109を介してタイル圧縮部(2106)に送られる。そして、レジスタ設定部206に設定された値は、第1圧縮処理部203及び第2圧縮処理部204に送られ、両圧縮処理部は、それらの設定値を参照することにより、対応する所定の処理を行う。

【0108】尚、レジスタ設定部206は、コマンドバケットを用いて値を設定するだけでなく、コマンドバケットを用いてレジスタ設定部206が保持している設定値をシステム制御部2150へ出力することも可能である。

【0109】更に、レジスタ設定部206は、タイルバスインターフェイス部201、第1圧縮部203及び第2圧縮部204から入力された割り込み信号に対応するレジスタを備えており、何れかのブロックから割り込み信号が入力されると、対応するレジスタの値をセットした後に、ステータス処理部2105に対して割り込みが発生したことを知らせるインタラプト信号及び何れのブロックで割り込みが発生したかを表すステータス信号を

出力する。

【0110】そして、207は、レジスタ設定バスインターフェイス部であり、レジスタ設定バス2109からタイル圧縮部(2106)に入力されたアドレス及び設定値を、レジスタ設定部206が受け取り可能な所定のフォーマットに変換してから送るためのブロックである。

【0111】尚、レジスタ設定バスインターフェイス部207は、レジスタ設定バス2109からレジスタ設定値を受け取るだけでなく、レジスタ設定バスが示したアドレスに対応する設定値を、レジスタ設定部206から読み出し、読み出した設定値を、レジスタ設定バス2109に出力することも可能である。

【0112】＜第1圧縮処理部203＞ここで、図2に示すタイル圧縮部(2106)の内部構成に含まれるところの、第1圧縮処理部203の詳細について、図1を参照して更に説明する。

【0113】尚、本実施形態では、画像データが8ビット構成、24ビット構成、或いは32ビット構成である場合、つまり画像データが第1圧縮処理部203において圧縮処理される場合について説明する。

【0114】図1は、本実施形態における第1圧縮処理部203の内部構成を示すブロック図である。

【0115】図1において、101は、タイルバスインターフェイス部201から送られてきた画像データを格納するための第1のデータバッファであり、所定量のデータを格納すると、後段に接続されたJPEG圧縮部110に対して、格納した画像データを、所定の順序に従って出力する。ここで、第1のデータバッファ101には、ヘッダ情報保持部202からヘッダ情報のImageType(3006)が入力されており、JPEG圧縮部110に出力する画像データの順序は、このImageTypeに従って制御される。

【0116】ここで、ImageType(3006)について説明すると共に、JPEG圧縮部110に入力される画像データの順序について説明する。

【0117】図3は、本実施形態で扱われる1タイル分の画像データの構成を表す図であり、ImageType(3006)の上位2ビットが01b、すなわちタイルバスインターフェイス部201から1画素の画像データを1成分8ビットで表している画像データが入力された場合の1タイル分の画像データで、上述したように、本実施形態では、1タイル分の画像データは主副走査32画素×32画素の1024個の画素データによって構成されている。

【0118】データバッファ101は、JPEG圧縮部110に画像データを出力するのに先立って、まず、その画像データを構成する複数画素を、JPEG圧縮処理における所定の処理単位である64画素(8画素×8画素)を単位として、16のブロックに分割する。そして、データバッファ101は、8画素×8画素からなるブロック単

位の画像データ(画素データ)を、JPEG圧縮部110へ出力する。尚、図3に示す例では、画素の画像データを細線で、JPEG圧縮処理単位に分割したブロックを太線で示すと共に、JPEG圧縮部110へ送られる順番に、各ブロックに対して、0から15までの番号を付している。

【0119】図4は、図3におけるブロック0に含まれる画素を拡大した図であり、図3に示す16個のブロックのうち、左上端のブロック0を構成する複数画素の状態を概念的に表わす。

【0120】同図において、ブロック0内には、64画素分の画像データ(但し、各画像データの値自体は不図示)が含まれており、各画素に対しては主操作方向、副走査方向に対してそれぞれ0から7まで番号をつけて表している。

【0121】ブロック0内において、JPEG圧縮部110へ出力される順序は、図4内に矢印で示したように、左上の(0, 0)の画素データを始めとして、主走査方向に(0, 1)→(0, 2)→…→(0, 7)の順番に行われる。そして(0, 7)の画素データの次は、副走査方向に1ライン移動して、(1, 0)→(1, 1)→…→(1, 7)と進み、これを繰り返して右下の(7, 7)の画像データが出力されると1ブロック分の画像データ(画素データ)の出力が終了する。

【0122】そして、ブロック0の画像データの出力が完了すると、次は、ブロック1の左上の(0, 8)から、同様な手順で画像データが出力される。

【0123】図5は、本実施形態で扱われる1タイル分の画像データの構成を示す図であり、ImageType(3006)の上位2ビットが10b、すなわちタイルバスインターフェイス部201から1画素に対して、8ビット3成分、計24ビットの画像データが入力された場合における1タイル分の画像データを表している。

【0124】尚、図5に示す画像データは、各画素は表さずに、図3と同様に、JPEG圧縮処理単位であるブロック単位で表しており、この場合は、各画像データが画素毎ではなく、成分(例えば、RGBの色成分)毎の、成分1、成分2及び成分3で示している。

【0125】図6は、図5に示す画像データの処理順序を示す図であり、8ビット3成分の画像データを、JPEG圧縮部110に出力する順番を示した図である。尚、図6に示された各ブロック内において、個々の画素データが出力される順序自体は、図4を参照して上述した場合と同様である。

【0126】図6に示すように、8ビット3成分の画像データの場合、本実施形態では、まず始めに第1のデータバッファ101からブロック0の成分1の画像データが出力される。ブロック0の成分1の画像データが全て出力されると、次にブロック0の成分2の画像データ、続いてブロック0の成分3の画像データが出力され、これによって最初にブロック0の全ての画像データが出力

される。

【0127】ブロック0の画像データが全て出力されると、次はブロック1の成分1の画像データが、続いてブロック1の成分2→ブロック1の成分3→ブロック2の成分1→・・・と続き、最後にブロック15の成分1→ブロック15の成分2→ブロック15の成分3の画像データを出力し終わったところで、図3に示す1タイル分の画像データの出力が完了する。

【0128】尚、ImageType(3006)の上位2ビットが11b、すなわちタイルバスインターフェイス部201から1画素に対して8ビット4成分、計32ビットの画像データが入力された場合も、図5及び図6と同様に、まず所定のブロックの各成分の画像データを成分1→成分2→成分3→成分4の順番に出力した後、次のブロックの画像データの出力に移る。

【0129】このようにして、本実施形態では、JPEG圧縮部110によって圧縮処理される順序は、1タイルの画像データを主走査方向8画素×副走査方向8画素のブロックに分割し、ブロック単位で圧縮が行われる。また、各ブロックに画像データが複数(複数の成分を有する)ある場合には、ブロック内の各成分の画像データを圧縮し、全ての成分に対して圧縮を行ってから次のブロックの圧縮が行われる。

【0130】次に、図1に示す第1圧縮処理部203を構成する各ブロックの説明に戻る。

【0131】上述したように、本実施形態において、JPEG圧縮部110は、JPEG方式による圧縮手順に従って、画像データの圧縮を行っており、その内部には、更に3つの処理ブロックが存在する。

【0132】102は、DCT(離散コサイン変換)部であり、データバッファ101から64個の画素データが入力されると、その画素データに対して離散コサイン変換を施すことにより、周波数成分に変換する。また、このとき離散コサイン変換によって生成されたDC成分値は、ラッチ信号とともに後述のサムネール生成部107に出力される。DCT部102において、離散コサイン変換は、64個の画素データが入力される度に行われ、その都度サムネール生成部107にはラッチ信号とDC成分値が出力される。DCT部102は、DCTの演算中にエラーが発生すると、レジスタ設定部206に対してエラー割り込み信号を出力する。

【0133】尚、離散コサイン変換処理については、現在では一般的であるため、本実施形態における詳細な説明は省略する。

【0134】次に、103は量子化部であり、DCT部102から出力された周波数成分に対して所定の量子化値を用いて量子化を行って量子化データを生成する。尚、量子化値は、後述する量子化テーブル109から入力され、使用される量子化値は、ヘッダ情報保持部202からヘッダ情報を解析することにより決定される。量

子化部は、量子化を行った結果が所定の値以外の値になると、レジスタ設定部206に対してエラー割り込み信号が出力する。

【0135】そして、104はハフマン符号化部であり、量子化部103から出力された量子化データに対して所定の符号化を行い符号化データを生成し、第2のデータバッファ105に出力する。ハフマン符号化部104は、符号化が不可能な画素データが入力されると、レジスタ設定部206に対してエラー割り込み信号が出力する。

【0136】105は、ハフマン符号化部104で符号化した符号化データを格納するための第2のデータバッファであり、ハフマン符号化部104から1タイル分の符号化データを取得すると、自バッファ内に格納した符号化データの容量を、Data Byte Length1として画像リング出力部205に対して出力する。また、データバッファ105は、画像リング出力部205の要求に従って、バッファ内に格納した符号化データを、画像リング出力部205に対して出力する。

【0137】106は、データ比較部であり、タイルバスインターフェイス部201から入力された画像データと、第1のデータバッファ101に格納された画像データとを比較する。タイルバスインターフェイス部201から送られた画像データは、第1のデータバッファに格納されると同時に、既に格納されていた画像データとデータ比較部106によって比較される。

【0138】第1のデータバッファ101には、タイルバスインターフェイス部201から入力されるタイルの1つ前に第1の圧縮処理部203に送られた画像データが格納されているため、データ比較部106では、上記動作により、タイルバスインターフェイス部201から送られてくる画像データと、第1の圧縮処理部において1つ前のタイルの画像データの比較が行われる。

【0139】データ比較部106により1タイル分の画像データの比較が終了すると、データ比較部106からは、画像リング出力部206に対して比較結果Compare result1が出力される。

【0140】107は、サムネール生成部であり、DCT部102から出力されるラッチ信号に同期してDC成分値を取得し、演算及び正規化を行うことによってタイル毎にサムネール値を生成し、生成したサムネール値を画像リング出力部205に出力する。

【0141】また、サムネール生成部107には、ヘッダ保持部202からImageType(3006)が入力されており、サムネール生成部107は、ImageType(3006)を参照することにより、DCT部102から送られてくるDC成分値の順序を検知して成分毎にサムネール値の生成する。尚、サムネール生成部107の動作の詳細については、図8のフローチャートを参照して後述する。

【0142】サムネール生成部107によって生成され

たサムネール値は、画像リング出力部206に出力され、画像リング出力部206においてヘッダ情報保持部202から取得したヘッダ情報のthumbnail Data(3021)の部分に所定のフォーマットで格納される。そして、格納されたサムネール値は、その後、第1圧縮処理部203で圧縮された画像データと、第2圧縮処理部204で圧縮された画像付加情報と共に、1つのデータパケットとして、画像リングインターフェース2104に出力される。

【0143】量子化テーブル109には、量子化部103において量子化を行うための量子化値が、複数の量子化テーブルとして格納されており、後述の量子化テーブル選択部108から入力される選択信号に従って対応する量子化テーブルを選択し、選択した量子化テーブルを構成する量子化値を量子化部103に出力する。

【0144】109は量子化テーブル選択部であり、量子化テーブル109に対して量子化テーブル選択信号を出力することにより、量子化テーブル109に格納されている複数のテーブルの中から何れか最適なテーブルを選択する。

【0145】量子化テーブル選択部108には、ヘッダ情報保持部202からImageType(3006)、Mode(3025)、Char-flag(3029)、並びにQ-Table Sel(3030)が入力されており、量子化テーブル選択部108は、これらのヘッダ情報に基づいて、使用すべき量子化テーブルを決定する。使用する量子化テーブルが決まると、量子化テーブル選択部108は、対応する量子化テーブル選択信号を、量子化テーブル109に出力するとともに、選択した量子化テーブルを表すQ-Table IDを、画像リング出力部205に出力する。

【0146】＜サムネール生成部107＞次に、サムネール生成部107においてサムネール値を生成する過程について説明する。

【0147】図8は、本実施形態におけるサムネール生成部107の動作を表すフローチャートである。

【0148】まず始めに、ヘッダ情報保持部202にヘッダ情報が格納され、ヘッダ情報保持部202からImageType(3006)がサムネール生成部107に入力されると、内部カウンタ及びバッファの初期化が行われる(ステップS801)。本実施形態において、サムネール生成部107に入力される画像データの成分は、最大で4成分である。このため、サムネール生成部107は、図5に示す成分別にサムネール値を生成するために、それぞれの成分に対応する4つのバッファbuf1, buf2, buf3, buf4を備えており、ステップS801における初期化処理では、カウンタ値及び各バッファの内容は0に初期化される。

【0149】初期化が終了すると、DCT部102からのデータ取得を終了するための終了条件の判定が行われる(ステップS802)。これは、内部カウンタ値と所

定の値(本実施形態では任意の成分に対してDC成分値が出力される回数である16)を比較することにより行う。ここでは、ステップS801においてカウンタ値は0に初期化されたばかりであり、終了条件を満足しないため、ステップS803に進むものとする。

【0150】DCT部102では、離散コサイン変換によって生成されたDC成分値をサムネール生成部107に出力するに際して、DC成分値を出力するとともにラッチ信号(図1中ではLatchを記す)を1にセットすることにより、DC成分値を出力したことを、サムネール生成部107に知らせる構成となっている。そこで、ステップS803では、このラッチ信号を監視し、Latch=1になるまで(DC成分値が出力されるまで)待機状態となる。

【0151】DCT部102からLatch=1が入力されたことを検出すると、サムネール生成部107は、取得したDC成分値を、Buf1の値に加算する(ステップS804)。これは、DCT部102から最初に出されるDC成分値が、ImageType(3006)の値によらずに図3に示す複数ブロックのうちブロック0の成分1のDC成分値が入力されるためであり、DC成分値は、成分1に対応するBuf1に加算される。

【0152】次に、サムネール生成部107では、ヘッダ情報保持部202から入力されているImageTypeを参照することにより、入力される画像データの成分構成を判定する(ステップS805)。この判定において、参照したImageTypeが、画像データが8ビット1成分であることを表していた場合には、図3に示すブロック0のサムネール値の生成は終了したことを表すのでステップS813に進む。一方、画像データが複数の成分を持つ構成であることを表すImageTypeであった場合には、成分2のDC成分値を取得するためにステップS806において再度ラッチ信号の入力を待つ(ステップS806)。

【0153】以降、ラッチ信号待ち(ステップS806)、成分2のDC成分値をbuf2の値と加算(ステップS807)、再びラッチ信号待ち(ステップS807)及び成分3のDC成分値をbuf3の値と加算(ステップS808)が行われる。

【0154】そして、再びImageTypeを参照して(ステップS810)、ImageTypeが、画像データが8ビット3成分であることを表していた場合には、図3に示すブロック0のサムネール値の生成は終了したのでステップS813に進む。一方、画像データが4成分で構成されていることを表すImageTypeであった場合には、成分4のDC成分値を取得するために、ステップS811においてラッチ信号の入力を待つ(ステップS811)。

【0155】ステップS811においてLatch=1を検出し、buf3の値とDC成分値とを加算すると(ステップS812)、図3に示すブロック0のDC成分値は全

てサムネール生成部107内のバッファに加算されたことになるため、サムネール生成部107では、内部カウンタに1を加えることで次のブロックのDC成分値の取得準備を行い(ステップS813)、ステップS802に戻る。

【0156】サムネール生成部107では、上記ステップS802乃至ステップS813の動作を、1タイル分(本実施形態ではブロックの数が16なので16回)だけ繰り返す、これにより各バッファには、各成分のブロック0~15のDC成分値の和が格納される。

【0157】ブロック0~15のそれぞれに対して上記動作が終了すると、ステップS813において内部カウンタの値は16に設定され、ステップS802に戻る。ステップS802では、カウンタ値と所定の値である16を比較し、ステップS802の条件が満たされていないためステップS814に進む。

【0158】ステップS814では、バッファに格納された値の正規化及びサムネールデータの出力を行う。即ち、この時点において、サムネール生成部107の各バッファには、ブロック0~15のDC成分値の和が格納されているため、ステップS814では、まず始めにバッファ内の値を加算したブロック数(本実施形態では16)で除して正規化を行う。そして正規化した値を、サムネール値として、所定のフォーマットに従って、画像リング出力部205に出力する。

【0159】<第2圧縮処理部204>第1圧縮処理部203では、画像データが8ビットで入力された場合のサムネール値の生成について説明した。しかしながら、ImageType(3006)の説明のところでも述べたように、本実施形態に係る画像処理装置は、1ビットの画像データ、いわゆる2値画像データも扱っている。入力された画像データが2値画像データの場合、サムネール値は、第2圧縮処理部204にて生成される。

【0160】図7は、本実施形態における第2圧縮処理部204の内部構成を示すブロック図である。

【0161】図7において、701は、タイルバスインターフェイス部201から送られてくる画像データまたは画像付加情報を格納するための第1のデータバッファであり、所定量のデータを格納すると、後段に接続されたバックビット圧縮部702に対して所定の順序に従ってデータを出力する。

【0162】バックビット圧縮部702は、第1のデータバッファ701に格納された画像付加情報(8ビット少なくとも1成分の画像データの画像付加情報)に対して、或いは、2値画像データに対して、バックビット方式の圧縮を行う。

【0163】703はバックビット圧縮部702で圧縮した圧縮データを格納するための第2のデータバッファであり、バックビット圧縮部702から1タイル分の圧縮データを取得すると、バッファ内に格納したデータの

容量を、Data Byte Length 2として画像リング出力部205に対して出力する。また、データバッファ703は、画像リング出力部205の要求に従ってバッファ内に格納した圧縮データを画像リング出力部205に対して出力する。

【0164】704はデータ比較部であり、タイルバスインターフェイス部201から入力された画像データまたは画像付加情報と、第1のデータバッファ701に格納されたデータとを比較する。タイルバスインターフェイス部201から送られたデータは、第1のデータバッファ701に格納されると同時に、第1のデータバッファ701に格納されていたデータとの比較がデータ比較部704において行われる。

【0165】705は、第2の圧縮処理部204に送られてきた画像データからサムネール値を生成するサムネール生成部である。サムネール生成部705は、第2の圧縮処理部204に画像データが入力される場合、その画像データは2値で表されているので、タイルに含まれる全画素の値を加算することにより、サムネール値の生成を行う。

【0166】本実施形態において1つのタイルに含まれる画素数は、上述したように、主走査32画素×副走査32画素の計1024画素であるため、サムネール生成部705で生成されるサムネール値は、0~1024の値を採る。但し、サムネール値として第2の圧縮処理部204から出力する場合は、正規化を行ってから出力するものとする。本実施形態では、正規化とは4で除してから値の上限を255で制限することにより、8ビットの値とすることと言う。

【0167】また、サムネール生成部705には、ヘッダ情報保持部202からImageType(3006)が入力されており、ImageType(3006)が示す値に基づいて、入力された画像データが2値画像ではないと判断した場合、上記動作は行わない構成になっている。

【0168】そして、画像リング出力部205は、ヘッダ情報保持部202から取得したヘッダ情報からImageTypeを参照し、そのImageTypeが2値画像データであることを表している場合には、第2の圧縮処理部204から出力されたサムネール値を、それ以外の画像データであることを表している場合には、第1の圧縮処理部203から出力されたサムネール値を、ヘッダ情報のthumbnail Data(3021)に設定した後、画像リングインターフェイス2102に出力する。

【0169】以上説明した本実施形態によれば、画像データを、主走査32画素×副走査32画素の計1024画素からなるタイルに分割し、そのタイル単位で画像処理を行う画像処理装置1001、1020において、縮小画像の表示に先立って、係るタイル毎にサムネール値が予め生成される。これにより、アイコン等のようにディスプレイへの表示用として、元画像の縮小画像が必要な場合に

は、サムネール値のみを用いて縮小画像を迅速に作成することができ、利便性が高い。特に、入力された画像データを格納する際に、Controller Unit(2000)が、その画像データを圧縮された状態で格納している場合においては、圧縮画像データが表わす元画像の縮小画像をアイコンとしてディスプレイに表示するときに、係る圧縮画像データを解凍(伸長)するしり時間を省略することができ、好適である。

【0170】また、本実施形態では、画像データの圧縮方式がJPEG方式である場合に、圧縮の途中で生成される直流成分値を利用してサムネールを生成する。これにより、小規模の回路を追加するだけでサムネール値を生成することができる。

【0171】

【他の実施形態】尚、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体(または記録媒体)を、上述した画像処理装置として動作する装置に供給し、それらシステムあるいは装置のコンピュータ(またはCPUやMPU)が記憶媒体に格納されたプログラムコードを読み出し実行することによっても達成される。或いは、処理対象の画像データを外部より入手可能であって、且つディスプレイへの圧縮画像の表示までの処理であれば、パーソナル・コンピュータ等の一般的な情報処理装置においても、前述した実施形態の機能を実現するソフトウェアのプログラムコードを実行することにより、同目的は達成される。これらの場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体、並びに電気通信回線等を介してコンピュータプログラム製品として取得した当該プログラムコードは、本発明を構成することになる。

【0172】また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているオペレーティングシステム(OS)等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれる。

【0173】更に、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張カード

やコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張カードや機能拡張ユニットに備わるCPU等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれる。

【0174】

【発明の効果】本発明によれば、ユーザ所望の元画像の画像データの選択操作を容易にすべく、ディスプレイに画像を迅速に表示する画像処理装置、画像表示方法、並びにコンピュータ・プログラムの提供が実現する。

【図面の簡単な説明】

【図1】本実施形態における第1圧縮処理部203の内部構成を示すブロック図である。

【図2】本実施形態におけるタイル圧縮部(2106)の内部構成を示すブロック図である。

【図3】本実施形態で扱われる1タイル分の画像データの構成を表す図である。

【図4】図3におけるブロック0に含まれる画素を拡大した図である。

【図5】本実施形態で扱われる1タイル分の画像データの構成(8ビット3成分の場合)を示す図である。

【図6】図5に示す画像データの処理順序を示す図である。

【図7】本実施形態における第2圧縮処理部204の内部構成を示すブロック図である。

【図8】本実施形態におけるサムネール生成部107の動作を表すフローチャートである。

【図9】本実施形態における画像処理装置を含むネットワークシステムの全体構成を例示する図である。

【図10】本実施形態における画像処理装置の全体構成を示すブロック図である。

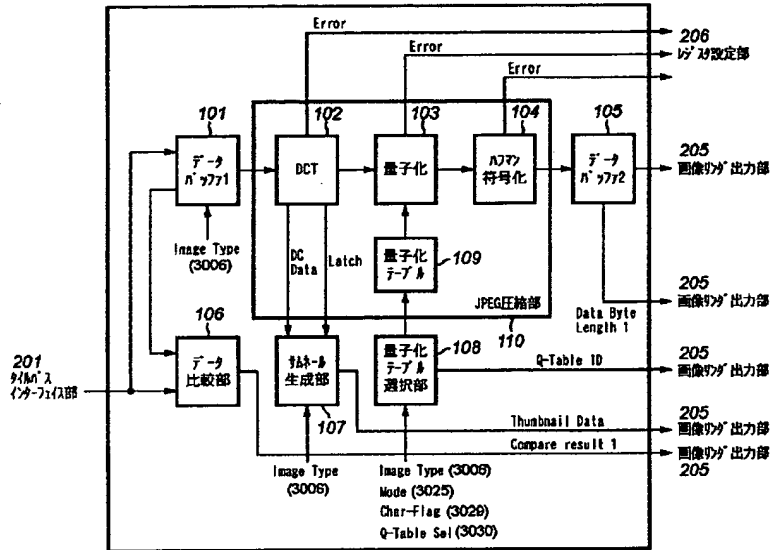
【図11】イメージパケットのデータフォーマットを示す図である。

【図12】コマンドパケットのデータフォーマットを示す図である。

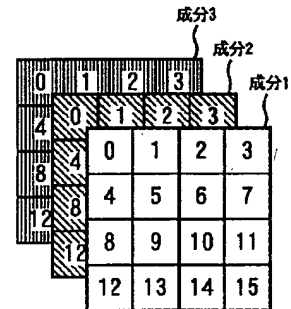
【図13】インタラプトパケットのデータフォーマットを示す図である。

【図14】パケットテーブルのデータ構造を示す図である。

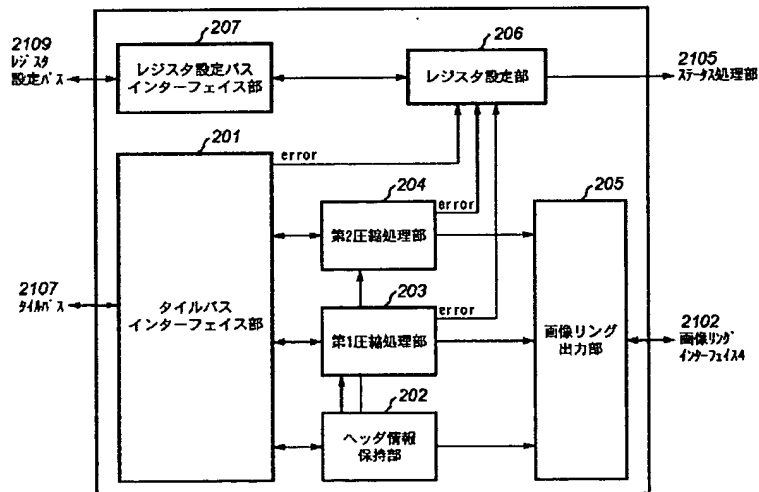
【図1】



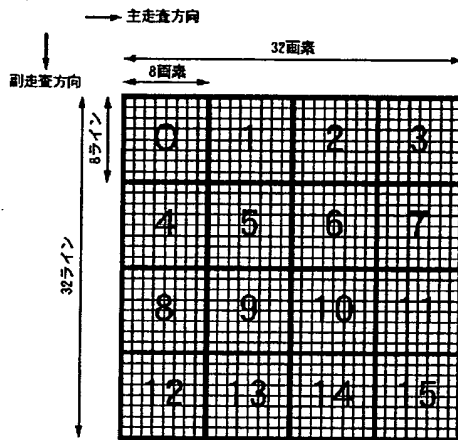
【図5】



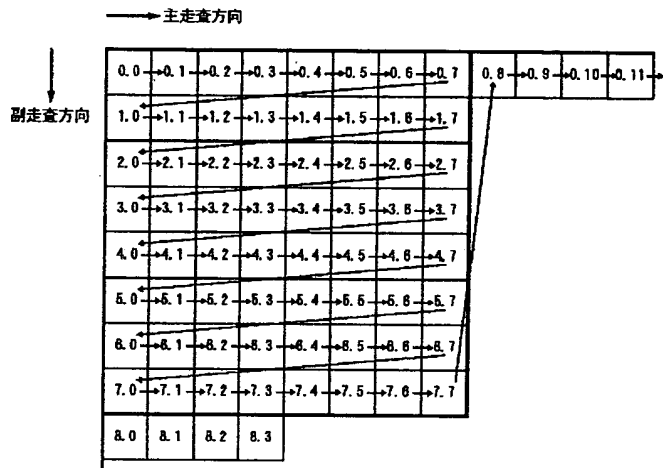
【図2】



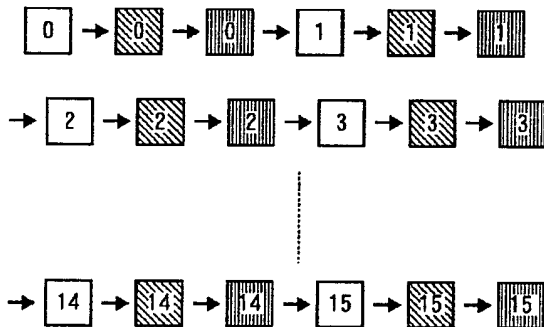
【図3】



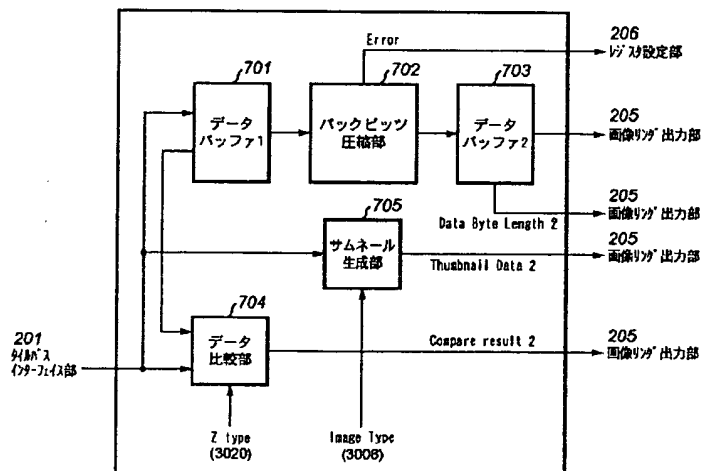
【図4】



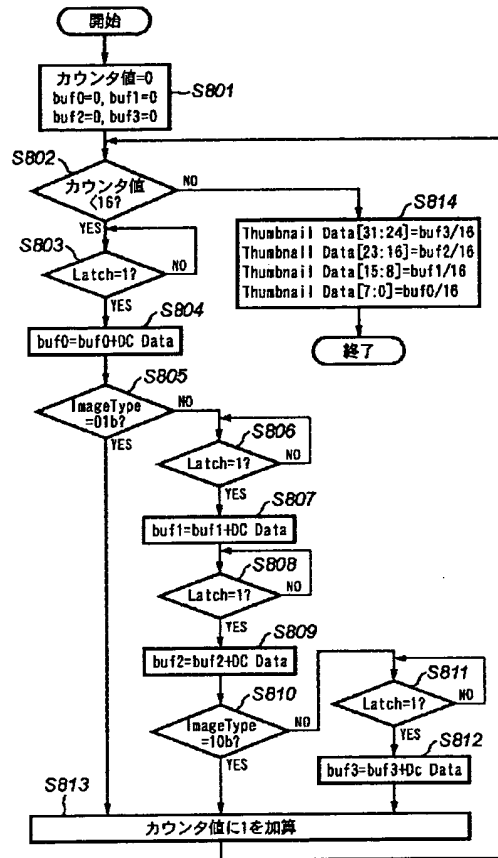
【図6】



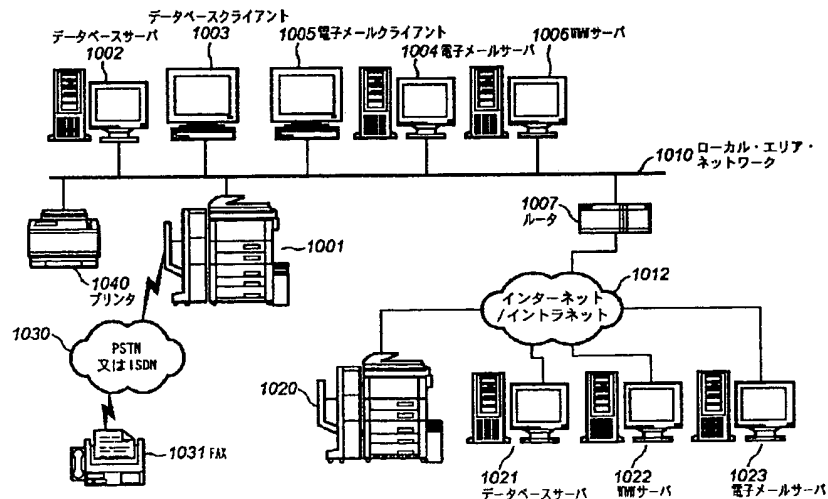
【図7】



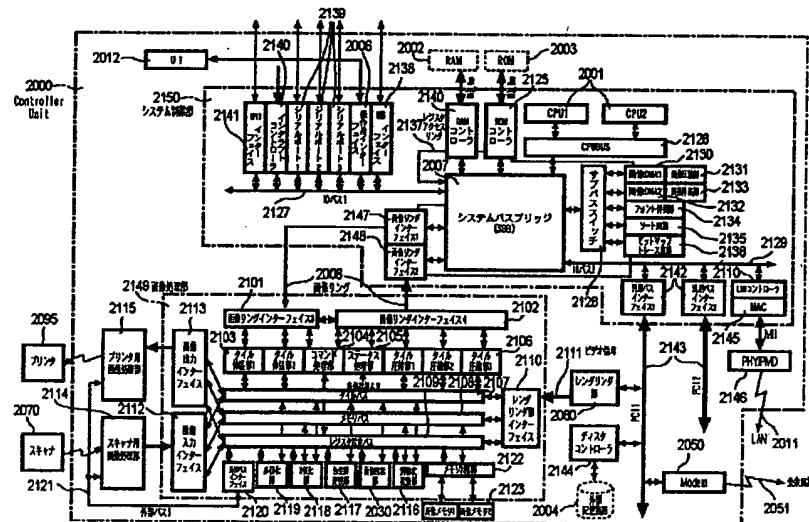
【図8】



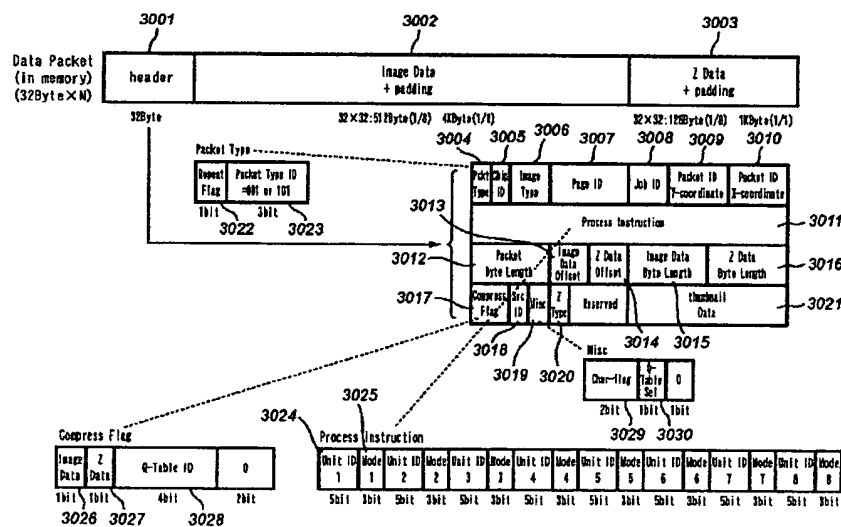
【図9】



【図10】

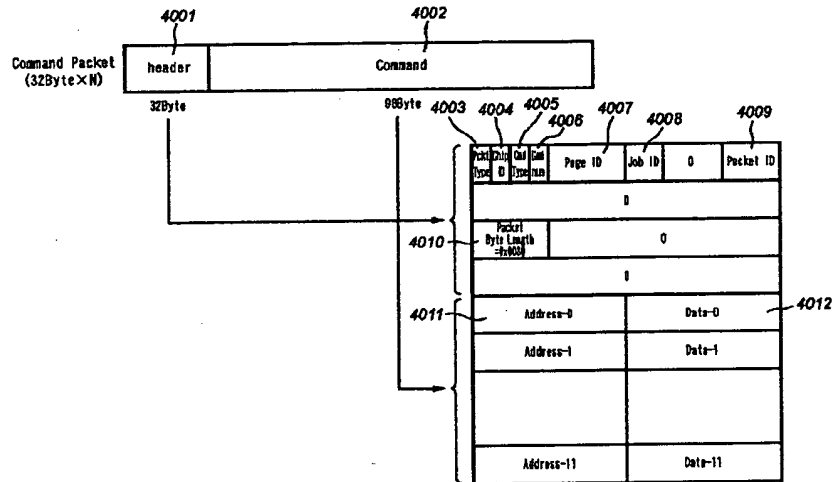


【図11】

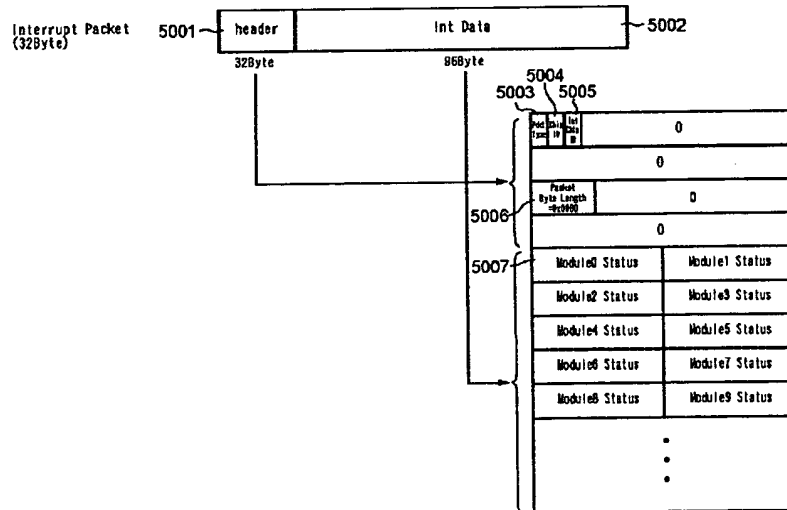


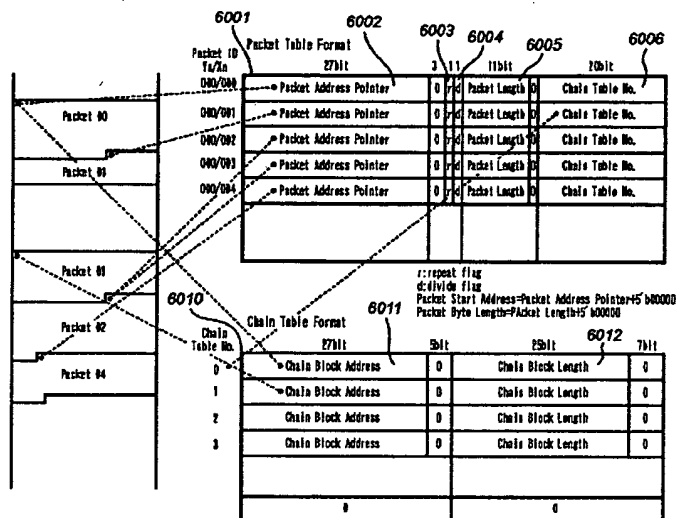
(18) 月2003-69831 (P2003-698[5.

【図12】



【図13】





フロントページの続き

Fターム(参考) 5B057 CA12 CA16 CB12 CB18 CC02
CC03 CD05 CD10 CE09 CG05
CH11
5C076 AA22 AA36 BA09 BB07
5C078 AA04 BA57 CA14 DB04
5C082 AA01 AA34 BA12 BA34 BA35
BB44 BD09 CA34 CB05 DA26
DA87 MM02 MM09

